

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2000-184710

(43) Date of publication of application : 30.06.2000

(51)Int.Cl.

H02M 3/28

H02J 1/00

H02M 3/335

(21) Application number : 10-356403

(71)Applicant : SANKEN ELECTRIC CO LTD

(22) Date of filing : 15.12.1998

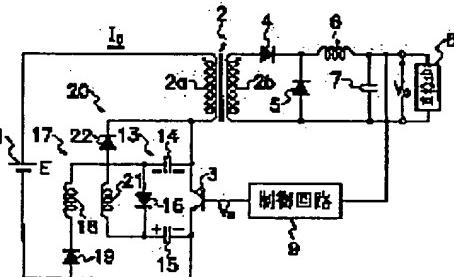
(72)Inventor : SHIMADA MASAAKI

(54) DC-DC CONVERTER INSULATED BY TRANSFORMER

(57) Abstract:

PROBLEM TO BE SOLVED: To reduce, with a small loss, electrical stress applied to a switching element when it is turned off, and to increase the conversion efficiency of a DC-DC converter insulated by transformer.

SOLUTION: Between a collector terminal and an emitter terminal of a transistor 3, a snubber circuit 13 consisting of a series circuit of a first and a second capacitor 14, 15 for snubber and a diode 16 for snubber is connected. Between the snubber circuit 13 and a connection between the emitter terminal of the transistor 3 and a negative pole terminal of a DC power supply 1, a first regeneration circuit 17 consisting of a series circuit of a first reactor 18 for regeneration and a first diode 19 for regeneration is connected. At the point of the snubber 13 and a connection between a primary winding 2a of a transformer 2 and the collector terminal of the transistor 3, a second regeneration circuit 20 consisting of a series circuit of a second reactor 21 for regeneration and a second diode 22 for regeneration is connected.



LEGAL STATUS

[Date of request for examination] 24.02.2000

[Date of sending the examiner's decision of rejection] 06.11.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-184710

(P2000-184710A)

(43)公開日 平成12年6月30日(2000.6.30)

(51)Int.Cl. ¹	識別記号	F I	マークコード(参考)
H 02 M 3/28		H 02 M 3/28	R 5 G 0 6 5
H 02 J 1/00	3 0 6	H 02 J 1/00	3 0 6 B 5 H 7 3 0
H 02 M 3/335		H 02 M 3/335	B

審査請求 有 請求項の数4 OL (全10頁)

(21)出願番号 特願平10-356403

(22)出願日 平成10年12月15日(1998.12.15)

(71)出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72)発明者 嶋田 雅章

埼玉県新座市北野3丁目6番3号 サンケン電気株式会社内

(74)代理人 100082049

弁理士 清水 敬一

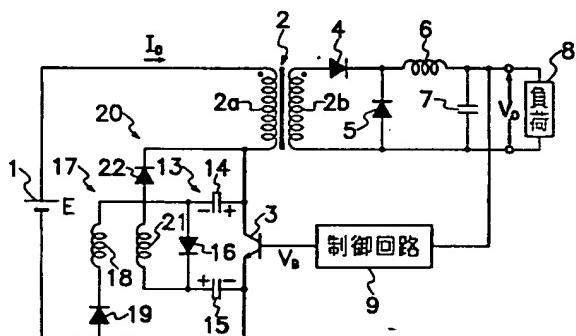
最終頁に続く

(54)【発明の名称】トランス絶縁型DC-DCコンバータ

(57)【要約】

【課題】トランス絶縁型DC-DCコンバータのスイッチング素子のターンオフ時にスイッチング素子が受けた電気的ストレスを低損失で低減し且つ変換効率を向上する。

【解決手段】本発明によるトランス絶縁型DC-DCコンバータは、トランジスタ3のコレクターエミッタ端子間に第1及び第2のスナバ用コンデンサ14、15とスナバ用ダイオード16との直列回路から成るスナバ回路13を接続し、スナバ回路13とトランジスタ3のエミッタ端子及び直流電源1の陰極端子の接続点との間に第1の回生用リクトル18及び第1の回生用ダイオード19の直列回路から成る第1の回生回路17を接続し、スナバ回路13とトランジスタ3のコレクタ端子の接続点との間に第2の回生用リクトル21及び第2の回生用ダイオード22の直列回路から成る第2の回生回路20を接続する。



【特許請求の範囲】

【請求項1】 直流電源の両端に直列に接続されたトランスの1次巻線及びスイッチング素子と、該スイッチング素子の両主端子間に接続されかつ前記スイッチング素子のターンオフ時に前記トランスの励磁エネルギーを吸収するスナバ回路とを備え、前記スイッチング素子をオン・オフ動作させることにより前記トランスの2次巻線から整流平滑回路を介して前記直流電源の電圧とは異なる定電圧の直流出力を取り出すトランス絶縁型DC-D Cコンバータにおいて、

前記スナバ回路は、前記スイッチング素子の第1の主端子に一端が接続された第1のスナバ用コンデンサと、前記スイッチング素子の第2の主端子に一端が接続された第2のスナバ用コンデンサと、前記第1のスナバ用コンデンサと前記第2のスナバ用コンデンサとの間に接続されたスナバ用整流素子とを有し、

少なくとも第1のエネルギー蓄積手段を有し且つ前記第1のスナバ用コンデンサの他端と前記スイッチング素子の第2の主端子との間に接続された第1の回生回路と、少なくとも第2のエネルギー蓄積手段を有し且つ前記第2のスナバ用コンデンサの他端と前記スイッチング素子の第1の主端子との間に接続された第2の回生回路とを備えたことを特徴とするトランス絶縁型DC-D Cコンバータ。

【請求項2】 前記第1の回生回路の第1のエネルギー蓄積手段と直列に第1の回生用整流素子を接続し、前記第2の回生回路の第2のエネルギー蓄積手段と直列に第2の回生用整流素子を接続した請求項1に記載のトランス絶縁型DC-D Cコンバータ。

【請求項3】 前記トランスの1次巻線及び2次巻線と磁気結合する3次巻線と、該3次巻線と直列に接続され且つ前記3次巻線の電圧が前記整流平滑回路の出力電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記整流平滑回路の出力端子に対して並列に接続した請求項1又は請求項2に記載のトランス絶縁型DC-D Cコンバータ。

【請求項4】 前記トランスの1次巻線及び2次巻線と磁気結合する3次巻線と、該3次巻線と直列に接続され且つ前記3次巻線の電圧が前記直流電源の電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記直流電源に対して並列に接続した請求項1又は請求項2に記載のトランス絶縁型DC-D Cコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はトランス絶縁型DC-D Cコンバータ、特にスイッチング素子のターンオフ時にスイッチング素子が受ける電気的ストレスを低損失で低減でき且つ変換効率の向上が可能なトランス絶縁型DC-D Cコンバータに属する。

【0002】

【従来の技術】 直流電源とトランスの1次巻線とスイッチング素子とが直列に接続され、スイッチング素子をオン・オフ動作させることにより、トランスの2次巻線から整流平滑回路を介して直流電源の電圧とは異なる定電圧の直流出力を取り出す構成のトランス絶縁型DC-D Cコンバータは従来から電子機器等の電源回路等に広く使用されている。

- 【0003】 例えば、図5に示す従来のトランス絶縁型DC-D Cコンバータは、バッテリ又はコンデンサ入力型整流回路等の直流電源1と、直流電源1の陽極端子と直列に接続された1次巻線2a、2次巻線2b及び図示しない励磁インダクタンスを有するトランス2と、トランス2の1次巻線2aと直列にコレクタ端子（第1の主端子）が接続されかつ直流電源1の陰極端子にエミッタ端子（第2の主端子）が接続されたスイッチング素子としてのトランジスタ3と、トランス2の2次巻線2bの一端に接続された整流用ダイオード4と、2次巻線2bの他端と整流用ダイオード4との間に接続された転流用ダイオード5と、整流用ダイオード4及び転流用ダイオード5の接続点に一端が接続されたリアクトル6と、リアクトル6の他端と2次巻線2bの他端との間に接続された平滑コンデンサ7と、平滑コンデンサ7から負荷8に供給される直流出力電圧V₀に応じてトランジスタ3のベース端子に制御パルス信号V_Bを付与する制御回路9とを備えている。即ち、図5のトランス絶縁型DC-D Cコンバータは、トランジスタ3がオン状態のときに直流電源1から1次巻線2aに流れる電流I₀によりトランス2を励磁すると共に2次巻線2bから整流用ダイオード4及びリアクトル6を介して平滑コンデンサ7及び負荷8に電力を供給し、トランジスタ3がオフ状態のときにリアクトル6のエネルギーを転流用ダイオード5を介して平滑コンデンサ7及び負荷8に供給するフォワード方式の回路構成となっている。また、周知技術のため図示は省略するが、制御回路9内には、一定の周期の三角波電圧を発生する発振回路部と、基準電圧に対する負荷8の端子電圧の誤差電圧を演算増幅する誤差増幅回路部と、誤差増幅回路部の誤差出力電圧及び発振回路部の三角波電圧を比較する比較回路部と、比較回路部の出力電圧に比例した時間幅の制御パルス信号V_Bを発生してトランジスタ3のベース端子に付与する制御パルス発生回路部とが設けられている。更に、図5に示すトランス絶縁型DC-D Cコンバータでは、トランジスタ3のターンオフ時にトランス2の励磁インダクタンスのエネルギーにより発生するサージ電圧等を吸収するために、直列に接続されたスナバ用抵抗11及びスナバ用コンデンサ12から成るスナバ回路10をトランジスタ3のコレクターエミッタ端子間（両主端子間）に接続している。
- 【0004】 上記のトランス絶縁型DC-D Cコンバータでは、トランジスタ3がオン状態のとき、スナバ回路

10 のスナバ用抵抗 11 を介してスナバ用コンデンサ 1
2 が略 0 V まで放電している。この状態から、トランジ
スタ 3 をオン状態からオフ状態にすると、トランス 2 の
励磁エネルギー、即ちトランス 2 の励磁インダクタンスの
蓄積エネルギーがスナバ回路 10 のスナバ用コンデンサ 1
2 に供給される。このとき、スナバ用コンデンサ 12 の
両端の電圧が略 0 V から静電容量で決定される時定数を
もって上昇するため、トランジスタ 3 のコレクターエミ
ッタ端子間の電圧の急激な上昇が抑えられ、トランジ
スタ 3 のターンオフ時におけるコレクターエミッタ端子間
の電圧上昇率が抑制される。これにより、トランジスタ
3 のターンオフ時に発生するスパイク状のノイズやサー
ジ電圧等が吸収される。スナバ用コンデンサ 12 に充電
された電荷は、次にトランジスタ 3 がターンオフする前
までにスナバ用抵抗 11 を介して放電される。また、制
御回路 9 により、トランジスタ 3 のベース端子に付与す
る制御パルス信号 V_B のパルス幅を負荷 8 の端子電圧に
応じて変化させ、トランジスタ 3 のオン・オフ期間を制
御することにより、直流電源 1 の電圧 E とは異なる一定
の直流出力電圧 V_0 を負荷 8 に供給する。

【0005】

【発明が解決しようとする課題】ところで、図 5 に示すトランス絶縁型 DC-DC コンバータでは、スナバ回路 10 によりトランジスタ 3 のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率を抑制できる利点があるが、スナバ用コンデンサ 12 の電荷を放電する際にスナバ用抵抗 11 を介して放電電流が流れ、スナバ用コンデンサ 12 の電荷がスナバ用抵抗 11 にて消費され、電力損失が発生する。スナバ用コンデンサ 12 の静電容量が小さい場合は、スナバ用抵抗 11 にて発生する電力損失は小さくなるが、トランス 2 の励磁インダクタンスのエネルギーをスナバ回路 10 にて吸収するためにトランジスタ 3 のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が大きくなり、これによりノイズやサーボ電圧等が発生し、トランジスタ 3 に過大な電気的ストレスが加わる欠点があった。逆に、スナバ用コンデンサ 12 の静電容量が大きい場合は、トランジスタ 3 のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率を抑制してノイズやサーボ電圧等を低減し、トランジスタ 3 に加わる電気的ストレスを軽減することができるが、スナバ用抵抗 11 での電力損失が増大する問題点が生じる。したがって、スナバ回路 10 で発生する電力損失により、トランス絶縁型 DC-DC コンバータの変換効率が著しく低下する欠点があった。

【0006】そこで、本発明はスイッチング素子のターンオフ時にスイッチング素子が受ける電気的ストレスを低損失で低減でき且つ変換効率を向上できるトランス絶縁型 DC-DC コンバータを提供することを目的とする。

【0007】

【課題を解決するための手段】本発明によるトランス絶縁型 DC-DC コンバータは、直流電源の両端に直列に接続されたトランスの 1 次巻線及びスイッチング素子と、該スイッチング素子の両主端子間に接続されかつ前記スイッチング素子のターンオフ時に前記トランスの励磁エネルギーを吸収するスナバ回路とを備え、前記スイッチング素子をオン・オフ動作させることにより前記トランスの 2 次巻線から整流平滑回路を介して前記直流電源の電圧とは異なる定電圧の直流出力を取り出す。このトランス絶縁型 DC-DC コンバータでは、前記スナバ回路は、前記スイッチング素子の第 1 の主端子に一端が接続された第 1 のスナバ用コンデンサと、前記スイッチング素子の第 2 の主端子に一端が接続された第 2 のスナバ用コンデンサと、前記第 1 のスナバ用コンデンサと前記第 2 のスナバ用コンデンサとの間に接続されたスナバ用整流素子とを有し、少なくとも第 1 のエネルギー蓄積手段を有し且つ前記第 1 のスナバ用コンデンサの他端と前記スイッチング素子の第 2 の主端子との間に接続された第 1 の回生回路と、少なくとも第 2 のエネルギー蓄積手段を有し且つ前記第 2 のスナバ用コンデンサの他端と前記スイッチング素子の第 1 の主端子との間に接続された第 2 の回生回路とを備える。

【0008】スイッチング素子がオン状態からオフ状態になると、スイッチング素子のオン期間中に蓄積されたトランスの励磁エネルギーにより第 1 及び第 2 のスナバ用コンデンサがそれぞれ充電されると共に、スイッチング素子のオン期間中に第 1 及び第 2 のエネルギー蓄積手段に蓄積されたエネルギーがスナバ用整流素子を介してそれぞれ第 2 及び第 1 のスナバ用コンデンサに供給される。これにより、スナバ回路の両端の電圧が略 0 V から徐々に上昇すると共に、スイッチング素子の両主端子間の電圧が略 0 V から徐々に上昇するので、スイッチング素子のターンオフ時における両主端子間の電圧上昇率が抑制され、ノイズやサーボ電圧等を低減できる。また、従来のスナバ回路のように電力損失を発生するスナバ用抵抗を含まないので、スイッチング素子のターンオフ時に発生するノイズやサーボ電圧等によりスイッチング素子が受ける電気的ストレスを低損失で低減できる。更に、第 1 及び第 2 のスナバ用コンデンサの電圧が直流電源の電圧を越えると、第 1 及び第 2 のスナバ用コンデンサに電荷として蓄積されたトランスの励磁エネルギーと第 1 及び第 2 のエネルギー蓄積手段のエネルギーが第 1 及び第 2 の回生回路を介して直流電源又は整流平滑回路の出力側に回生される。これにより、スイッチング素子がターンオンする前にトランスの励磁エネルギーが全て直流電源又は整流平滑回路の出力側に回生されるので、スナバ回路での電力損失が発生せず、トランス絶縁型 DC-DC コンバータの変換効率を向上できる。

【0009】本発明の一実施の形態のトランス絶縁型 DC-DC コンバータでは、前記第 1 の回生回路の第 1 の

エネルギー蓄積手段と直列に第1の回生用整流素子を接続し、前記第2の回生回路の第2のエネルギー蓄積手段と直列に第2の回生用整流素子を接続する。この場合、第1及び第2のエネルギー蓄積手段に蓄積されたエネルギーはそれぞれ第1及び第2の回生用整流素子を介して放出されるので、第1及び第2のエネルギー蓄積手段の蓄積エネルギーを確実にスナバ回路内の各スナバ用コンデンサに供給できる利点がある。

【0010】本発明の他の実施の形態のトランス絶縁型DC-DCコンバータでは、前記トランスの1次巻線及び2次巻線と磁気結合する3次巻線と、該3次巻線と直列に接続され且つ前記3次巻線の電圧が前記整流平滑回路の出力電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記整流平滑回路の出力端子に対して並列に接続する。

【0011】スイッチング素子の両主端子間の電圧が直流電源の電圧を越えると、トランスの1次巻線に逆方向に電圧が印加され、3次巻線に電圧が誘起される。トランスの3次巻線の電圧が整流平滑回路の出力電圧を越えると、クランプ用整流素子が導通状態となり、第1及び第2のスナバ用コンデンサに電荷として蓄積されたトランスの励磁エネルギーと第1及び第2のエネルギー蓄積手段のエネルギーが電圧クランプ回路を介して整流平滑回路の出力側に回生される。このため、スナバ回路において電力損失が発生せず、トランス絶縁型DC-DCコンバータの変換効率を向上できる。また、エネルギー回生時にスイッチング素子の両主端子間の電圧がトランスの1次巻線の端子電圧と直流電源の電圧との和の値でクランプされるので、スイッチング素子の両主端子間の電圧を前記の値に制限できる。このため、スイッチング素子の両主端子間に過大な電圧が印加されることを防止できる利点がある。

【0012】本発明のもう一つの他の実施の形態のトランス絶縁型DC-DCコンバータでは、前記トランスの1次巻線及び2次巻線と磁気結合する3次巻線と、該3次巻線と直列に接続され且つ前記3次巻線の電圧が前記直流電源の電圧を越えるときに導通状態となるクランプ用整流素子とを備えた電圧クランプ回路を前記直流電源に対して並列に接続する。

【0013】スイッチング素子の両主端子間の電圧が直流電源の電圧を越えると、トランスの1次巻線に逆方向に電圧が印加され、3次巻線に電圧が誘起される。トランスの3次巻線の電圧が直流電源の電圧を越えると、クランプ用整流素子が導通状態となり、第1及び第2のスナバ用コンデンサに電荷として蓄積されたトランスの励磁エネルギーと第1及び第2のエネルギー蓄積手段のエネルギーが電圧クランプ回路を介して直流電源に回生される。このため、スナバ回路において電力損失が発生せず、トランス絶縁型DC-DCコンバータの変換効率を向上できる。また、エネルギー回生時にスイッチング素子の両主

端子間の電圧がトランスの1次巻線の端子電圧と直流電源の電圧との和の値でクランプされるので、スイッチング素子の両主端子間の電圧を前記の値に制限できる。このため、スイッチング素子の両主端子間に過大な電圧が印加されることを防止できる利点がある。

【0014】

【発明の実施の形態】以下、本発明によるトランス絶縁型DC-DCコンバータの一実施の形態を図1に基づいて説明する。但し、図1では図5に示す箇所と実質的に同一の部分には同一の符号を付し、その説明を省略する。図1に示すように、本実施の形態のトランス絶縁型DC-DCコンバータは、第1及び第2のスナバ用コンデンサ14、15とスナバ用整流素子としてのスナバ用ダイオード16との直列回路から成るスナバ回路13をトランジスタ3のコレクターエミッタ端子間に接続し、第1のエネルギー蓄積手段としての第1の回生用リクトル18と第1の回生用整流素子としての第1の回生用ダイオード19との直列回路から成る第1の回生回路17を第1のスナバ用コンデンサ14及びスナバ用ダイオード16の接続点とトランジスタ3のエミッタ端子及び直流電源1の陰極端子の接続点との間に接続し、第2のエネルギー蓄積手段としての第2の回生用リクトル21と第2の回生用整流素子としての第2の回生用ダイオード22との直列回路から成る第2の回生回路20をスナバ用ダイオード16及び第2のスナバ用コンデンサ15の接続点とトランジスタ2の1次巻線2a及びトランジスタ3のコレクタ端子の接続点との間に接続したものである。即ち、スナバ回路13は、トランジスタ3のコレクタ端子に一端が接続された第1のスナバ用コンデンサ14

と、トランジスタ3のエミッタ端子に一端が接続された第2のスナバ用コンデンサ15と、第1のスナバ用コンデンサ14と第2のスナバ用コンデンサ15との間に接続されたスナバ用ダイオード16とから構成される。その他の構成は、図5のトランス絶縁型DC-DCコンバータと略同一である。

【0015】次に、図1に示すトランス絶縁型DC-DCコンバータの動作について説明する。トランジスタ3がオフ状態からオン状態になる以前は、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15が直流電源1の電圧Eまでそれぞれ図示に示す極性で充電されている。このとき、リクトル6に逆起電力が発生するので、整流用ダイオード4が逆方向にバイアスされて非導通状態となり、リクトル6からエネルギーが放出されてリクトル6、平滑コンデンサ7及び転流用ダイオード5の経路で電流が流れ、負荷8に直流出力電圧V₀が供給される。

【0016】制御回路9からトランジスタ3のベース端子に付与される制御パルス信号電圧V_Bが低レベルから高レベルになり、トランジスタ3がオフ状態からオン状態になると、第1のスナバ用コンデンサ14がトランジ

スタ3、第1の回生用ダイオード19及び第1の回生用リアクトル18の閉路で放電すると共に、第2のスナバ用コンデンサ15が第2の回生用リアクトル21、第2の回生用ダイオード22及びトランジスタ3の閉路で放電する。このとき、第1の回生回路17及び第2の回生回路20内にそれぞれ電流が流れ、第1の回生用リアクトル18及び第2の回生用リアクトル21にエネルギーが蓄積される。これと同時に、直流電源1からトランス2の1次巻線2aに流れる電流I₀によりトランス2が励磁され、2次巻線2bに順方向の電圧が発生し、整流用ダイオード4が順方向にバイアスされて導通状態となる。このとき、トランス2の2次巻線2bから整流用ダイオード4を介してリアクトル6に電流が流れ、リアクトル6にエネルギーが蓄積されると共に平滑コンデンサ7が充電され、負荷8に直流出力電圧V₀が供給される。

【0017】スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の両端の電圧が共に略0Vになるまで放電すると、第1の回生用ダイオード19、第1の回生用リアクトル18、スナバ用ダイオード16、第2の回生用リアクトル21、第2の回生用ダイオード22及びトランジスタ3の経路で循環する電流が流れ、第1の回生用リアクトル18及び第2の回生用リアクトル21のエネルギーが放出される。また、トランジスタ3のオン期間中は、トランス2に流れる励磁電流により図示しないトランス2の励磁インダクタンスにエネルギーが蓄積される。

【0018】制御回路9からトランジスタ3のベース端子に付与される制御パルス信号電圧V_Bが高レベルから低レベルになり、トランジスタ3がオン状態からオフ状態になると、トランジスタ3のオン期間中に蓄積されたトランス2の励磁エネルギー、即ちトランス2の励磁インダクタンスに蓄積されたエネルギーにより、第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電される。これと共に、トランジスタ3のオン期間中に第1の回生用リアクトル18に蓄積されたエネルギーがスナバ用ダイオード16及び第1の回生用ダイオード19を介して第2のスナバ用コンデンサ15に供給され、第2の回生用リアクトル21に蓄積されたエネルギーが第2の回生用ダイオード22及びスナバ用ダイオード16を介して第1のスナバ用コンデンサ14に供給される。これにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の電圧が略0Vから徐々に上昇する。このときのトランジスタ3のコレクターエミッタ端子間の電圧は、第1及び第2のスナバ用コンデンサ14、15の各々の電圧の和に略等しいので、トランジスタ3のコレクターエミッタ端子間の電圧も略0Vから徐々に上昇する。

【0019】トランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが第1及び第2のスナバ用コンデンサ14、15に

全て供給されると、第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧が直流電源1の電圧Eよりも高くなる。このとき、第1のスナバ用コンデンサ14の電荷がトランス2の1次巻線2a、直流電源1、第1の回生用ダイオード19及び第1の回生用リアクトル18の経路で放電すると共に、第2のスナバ用コンデンサ15の電荷が第2の回生用リアクトル21、第2の回生用ダイオード22、トランス2の1次巻線2a及び直流電源1の経路で放電する。即ち、第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧が直流電源1の電圧Eを越えると、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが第1及び第2の回生回路17、20を介して直流電源1に回生される。その後、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の電荷は、それぞれの両端の電圧が直流電源1の電圧Eに等しくなるまで放電し、このときの放電エネルギーが直流電源1に回生される。このときに直流電源1に回生されたエネルギーは、トランス2の励磁インダクタンスのエネルギーに相当する。スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧が直流電源1の電圧Eに等しくなると、リアクトル6に逆起電力が発生するので、整流用ダイオード4が逆方向にバイアスされて非導通状態となり、リアクトル6からエネルギーが放出されてリアクトル6、平滑コンデンサ7及び転流用ダイオード5の経路で電流が流れ、負荷8に直流出力電圧V₀が供給される。

【0020】上記のように、本実施の形態では、トランジスタ3がオン状態からオフ状態となるとき、トランジスタ3のオン期間中に蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーにより、第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電される。これにより、第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧が略0Vから徐々に上昇すると共に、トランジスタ3のコレクターエミッタ端子間の電圧が略0Vから徐々に上昇するので、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。また、図5に示す従来のスナバ回路10のように電力損失を発生するスナバ用抵抗11を含まないので、トランジスタ3のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ3が受ける電気的ストレスを低損失で低減することが可能となる。更に、第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧が直流電源1の電圧Eを越えると、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが第1及び第2の回

生回路17、20を介して直流電源1に回生される。これにより、トランジスタ3がターンオンする前にトランジスト2の励磁エネルギーが全て直流電源1に回生されるので、スナバ回路13での電力損失が発生せず、トランジスト絶縁型DC-DCコンバータの変換効率を向上することが可能となる。なお、第1及び第2の回生用リアクトル18、21に蓄積されたエネルギーはそれぞれ第1及び第2の回生用ダイオード19、22を介して放出されるので、第1及び第2の回生用リアクトル18、21の蓄積エネルギーを確実にスナバ回路13内の第1及び第2のスナバ用コンデンサ14、15に供給できる利点がある。

【0021】図1に示す実施の形態のトランジスト絶縁型DC-DCコンバータは変更が可能である。例えば、図2に示す実施の形態のトランジスト絶縁型DC-DCコンバータは、図1に示すトランジスト絶縁型DC-DCコンバータにおいて、トランジスト2を互いに逆極性で磁気結合する1次巻線23a及び2次巻線23bを有するフライバックトランジスト23に変更し、転流用ダイオード5及びリアクトル6を省略したものである。即ち、図2に示すトランジスト絶縁型DC-DCコンバータは、トランジスタ3がオン状態のときに直流電源1からフライバックトランジスト23の1次巻線23aに流れる電流によりフライバックトランジスト23の励磁インダクタンス(図示せず)にエネルギーを蓄積し、トランジスタ3がオフ状態のときにフライバックトランジスト23の励磁インダクタンスの蓄積エネルギーを2次巻線23b及び整流用ダイオード4を介して平滑コンデンサ7及び負荷8に供給するフライバック方式の回路構成となっている。その他の構成は、図1に示すトランジスト絶縁型DC-DCコンバータと略同様である。

【0022】図2に示すトランジスト絶縁型DC-DCコンバータの動作は以下の通りである。トランジスタ3がオフ状態からオン状態になる以前は、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15が直流電源1の電圧Eまでそれぞれ図示に示す極性で充電されている。この状態にて、制御回路9からトランジスタ3のベース端子に付与される制御パルス信号電圧VBが低レベルから高レベルになり、トランジスタ3がオフ状態からオン状態になると、第1のスナバ用コンデンサ14がトランジスタ3、第1の回生用ダイオード19及び第1の回生用リアクトル18の閉路で放電すると共に、第2のスナバ用コンデンサ15が第2の回生用リアクトル21、第2の回生用ダイオード22及びトランジスタ3の閉路で放電する。このとき、第1の回生回路17及び第2の回生回路20内にそれぞれ電流が流れ、第1の回生用リアクトル18及び第2の回生用リアクトル21にエネルギーが蓄積される。これと同時に、直流電源1からフライバックトランジスト23の1次巻線23aに流れる電流Ioによりフライバックトランジスト23の励磁インダクタンスにエネルギーが蓄積される。このとき、フライバックトランジスト23の2次巻線23bに1次巻線23aの電圧と

は逆方向の電圧が発生し、整流用ダイオード4が逆方向にバイアスされて非導通状態となる。このとき、平滑コンデンサ7から負荷8に電流が流れ、負荷8に直流出力電圧V0が供給される。

【0023】スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の両端の電圧が共に略0Vになるまで放電すると、第1の回生用ダイオード19、第1の回生用リアクトル18、スナバ用ダイオード16、第2の回生用リアクトル21、第2の回生用ダイオード22及びトランジスタ3の経路で循環する電流が流れ、第1の回生用リアクトル18及び第2の回生用リアクトル21のエネルギーが放出される。また、トランジスタ3のオン期間中は、フライバックトランジスト23に流れる励磁電流により図示しないフライバックトランジスト23の励磁インダクタンスにエネルギーが蓄積される。

【0024】制御回路9からトランジスタ3のベース端子に付与される制御パルス信号電圧VBが高レベルから低レベルになり、トランジスタ3がオン状態からオフ状態になると、トランジスタ3のオン期間中にフライバックトランジスト23の励磁インダクタンスに蓄積されたエネルギーにより、第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電される。これと共に、トランジスタ3のオン期間中に第1の回生用リアクトル18に蓄積されたエネルギーがスナバ用ダイオード16及び第1の回生用ダイオード19を介して第2のスナバ用コンデンサ15に供給され、第2の回生用リアクトル21に蓄積されたエネルギーが第2の回生用ダイオード22及びスナバ用ダイオード16を介して第1のスナバ用コンデンサ14に供給される。これにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の電圧が略0Vから徐々に上昇する。このときのトランジスタ3のコレクターエミッタ端子間の電圧は、第1及び第2のスナバ用コンデンサ14、15の各々の電圧の和に略等しいので、トランジスタ3のコレクターエミッタ端子間の電圧も略0Vから徐々に上昇する。

【0025】フライバックトランジスト23の励磁インダクタンスに蓄積されたエネルギーと第1及び第2の回生用リアクトル18、21にそれぞれ蓄積されたエネルギーにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電され、それらの両端の電圧の和が($N_1/N_2 \cdot V_0 + E$ (但し、 N_1 は1次巻線23aの巻数、 N_2 は2次巻線23bの巻数を示す))よりも大きくなると、フライバックトランジスト23の2次巻線23bに誘起される電圧により、整流用ダイオード4が順方向にバイアスされて導通状態となる。このとき、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたフライバックトランジスト23の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが第1及び第2の回生回路17、20、フライバックトランジスト23及び整流用ダイオード4

を介して平滑コンデンサ7に回生される。これと同時に、フライバックトランス23の2次巻線23bから整流用ダイオード4を介して負荷8に直流出力電圧V₀が供給される。

【0026】上記のように、図2に示す実施の形態においても図1に示す実施の形態と同様に、トランジスタ3がオン状態からオフ状態となるときにトランジスタ3のコレクターエミッタ端子間の電圧が略0Vから徐々に上昇するので、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。したがって、図1に示す実施の形態と同様にトランジスタ3のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ3が受ける電気的ストレスを低損失で低減することが可能となる。また、第1及び第2のスナバ用コンデンサ14、15の各々の両端の電圧の和が $(N_1/N_2) \cdot V_0 + E$ を越えると、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたフライバックトランス23の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが整流用ダイオード4を介して平滑コンデンサ7に回生される。これにより、トランジスタ3がターンオンする前にフライバックトランス23の励磁エネルギーが全て平滑コンデンサ7に回生されるので、図1に示す実施の形態と同様にスナバ回路13での電力損失が発生せず、トランス絶縁型DC-DCCコンバータの変換効率を向上することが可能となる。

【0027】また、図3に示す実施の形態のトランス絶縁型DC-DCCコンバータは、トランス2の1次巻線2a及び2次巻線2bと磁気結合し且つ2次巻線2bと直列に接続された3次巻線2cと、3次巻線2cと直列に接続され且つ3次巻線2cの電圧V₃が平滑コンデンサ7の電圧V₀を越えるときに導通状態となるクランプ用整流素子としてのクランプ用ダイオード24とを備えた電圧クランプ回路25を図1に示すトランス絶縁型DC-DCCコンバータの平滑コンデンサ7に対して並列に接続したものである。その他の構成は、図1に示すトランス絶縁型DC-DCCコンバータと略同様である。なお、トランジスタ3のオン期間中における動作は先述の図1に示すトランス絶縁型DC-DCCコンバータと略同様であるので、説明は省略する。

【0028】図3に示すトランス絶縁型DC-DCCコンバータでは、トランジスタ3がオン状態からオフ状態になると、トランジスタ3のオン期間中にトランス2の励磁インダクタンスに蓄積されたエネルギーにより、第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電される。これと共に、トランジスタ3のオン期間中に第1の回生用リアクトル18に蓄積されたエネルギーがスナバ用ダイオード16及び第1の回生用ダイオード19を介して第2のスナバ用コンデンサ15に供給され、第2の回生用リアクトル21に蓄積されたエネルギーが第2の

回生用ダイオード22及びスナバ用ダイオード16を介して第1のスナバ用コンデンサ14に供給される。これにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の電圧が略0Vから徐々に上昇する。このときのトランジスタ3のコレクターエミッタ端子間の電圧は、第1及び第2のスナバ用コンデンサ14、15の各々の電圧の和に略等しいので、トランジスタ3のコレクターエミッタ端子間の電圧も略0Vから徐々に上昇する。

【0029】トランス2の励磁インダクタンスに蓄積されたエネルギーと第1及び第2の回生用リアクトル18、21に蓄積されたエネルギーにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電され、トランジスタ3のコレクターエミッタ端子間の電圧が直流電源1の電圧Eを越えると、トランス2の1次巻線2aに逆方向に電圧が印加される。これにより、トランス2の3次巻線2cにも1次巻線2aの電圧と同極性、即ち3次巻線2cの下端が正極性の電圧が誘起される。ここで、トランジスタ3のコレクターエミッタ端子間の電圧をV₀とし、トランス2の1次巻線2a、2次巻線2b、3次巻線2cの巻数比をN₁ : N₂ : N₃とした場合、トランス2の1次巻線2aの端子電圧はV₀-Eとなるから、トランス2の3次巻線2cの両端の電圧V₃は(V₀-E) · (N₃/N₁)となる。

【0030】トランジスタ3のコレクターエミッタ端子間の電圧V₀が(N₁/N₃) · V₀+Eよりも高くなると、トランス2の3次巻線2cの両端の電圧V₃が平滑コンデンサ7の両端の電圧V₀を越えるので、電圧クランプ回路25内のクランプ用ダイオード24が導通状態となり、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが電圧クランプ回路25を介して平滑コンデンサ7に回生される。これにより、トランジスタ3のコレクターエミッタ端子間の電圧V₀がエネルギー回生時のトランス2の1次巻線2aの端子電圧(N₁/N₃) · V₀と直流電源1の電圧Eとの和の値、即ち(N₁/N₃) · V₀+Eでクランプされる。

【0031】したがって、図3に示す実施の形態においても図1に示す実施の形態と同様に、トランジスタ3がオン状態からオフ状態となるときにトランジスタ3のコレクターエミッタ端子間の電圧が略0Vから徐々に上昇するので、トランジスタ3のターンオフ時におけるコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。したがって、図1に示す実施の形態と同様にトランジスタ3のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ3が受ける電気的ストレスを低損失で低減することが可能となる。また、トランス2の3次巻線2cの電圧V₃が平滑コンデンサ7の電圧V₀を越えると、クランプ用ダイオード

ド24が導通状態となり、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが電圧クランプ回路25を介して平滑コンデンサ7に回生されるので、図1に示す実施の形態と同様にスナバ回路13での電力損失が発生せず、トランス絶縁型DC-DCコンバータの変換効率を向上することが可能となる。更に、図3に示す実施の形態では、エネルギー回生時にトランジスタ3のコレクターエミッタ端子間の電圧V_Qがトランス2の1次巻線2aの端子電圧($N_1/N_3 \cdot V_0$)と直流電源1の電圧Eとの和の値、即ち($N_1/N_3 \cdot V_0 + E$)でクランプされるので、トランジスタ3のコレクターエミッタ端子間の電圧V_Qを($N_1/N_3 \cdot V_0 + E$)に制限できる。このため、トランジスタ3のコレクターエミッタ端子間に過大な電圧が印加されることを防止できる利点がある。

【0032】また、図4に示す実施の形態のトランス絶縁型DC-DCコンバータは、トランス2の1次巻線2a及び2次巻線2bと磁気結合し且つ1次巻線2aと直列に接続された3次巻線2cと、3次巻線2cと直列に接続され且つ3次巻線2cの電圧V₃が直流電源1の電圧Eを越えるときに導通状態となるクランプ用整流素子としてのクランプ用ダイオード24とを備えた電圧クランプ回路25を図1に示すトランス絶縁型DC-DCコンバータの直流電源1に対して並列に接続したものである。その他の構成は、図1に示すトランス絶縁型DC-DCコンバータと略同様である。なお、トランジスタ3のオン期間中における動作は先述の図1に示すトランス絶縁型DC-DCコンバータと略同様であるので、説明は省略する。

【0033】図4に示すトランス絶縁型DC-DCコンバータでは、トランジスタ3がオン状態からオフ状態になると、トランジスタ3のオン期間中にトランス2の励磁インダクタンスに蓄積されたエネルギーにより、第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電される。これと共に、トランジスタ3のオン期間中に第1の回生用リアクトル18に蓄積されたエネルギーがスナバ用ダイオード16及び第1の回生用ダイオード19を介して第2のスナバ用コンデンサ15に供給され、第2の回生用リアクトル21に蓄積されたエネルギーが第2の回生用ダイオード22及びスナバ用ダイオード16を介して第1のスナバ用コンデンサ14に供給される。これにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15の電圧が略0Vから徐々に上昇する。このときのトランジスタ3のコレクターエミッタ端子間の電圧は、第1及び第2のスナバ用コンデンサ14、15の各々の電圧の和に略等しいので、トランジスタ3のコレクターエミッタ端子間の電圧も略0Vから徐々に上昇する。

【0034】トランス2の励磁インダクタンスに蓄積さ

れたエネルギーと第1及び第2の回生用リアクトル18、21に蓄積されたエネルギーにより、スナバ回路13内の第1及び第2のスナバ用コンデンサ14、15がそれぞれ充電され、トランジスタ3のコレクターエミッタ端子間の電圧が直流電源1の電圧Eを越えると、トランス2の1次巻線2aに逆方向に電圧が印加される。これにより、トランス2の3次巻線2cにも1次巻線2aの電圧と同極性、即ち3次巻線2cの上端が負極性の電圧が誘起される。ここで、トランジスタ3のコレクターエミッタ端子間の電圧をV_Qとし、トランス2の1次巻線2a、2次巻線2b、3次巻線2cの巻数比をN₁:N₂:N₃とした場合、トランス2の1次巻線2aの端子電圧はV_Q-Eとなるから、トランス2の3次巻線2cの両端の電圧V₃は図3に示す実施の形態と同様に(V_Q-E)·(N₃/N₁)となる。

【0035】トランジスタ3のコレクターエミッタ端子間の電圧V_Qが(N₁/N₃)·E+Eよりも高くなると、トランス2の3次巻線2cの両端の電圧V₃が直流電源1の電圧Eを越えるので、電圧クランプ回路25内のクランプ用ダイオード24が導通状態となり、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが電圧クランプ回路25を介して直流電源1に回生される。これにより、トランジスタ3のコレクターエミッタ端子間の電圧V_Qがエネルギー回生時のトランス2の1次巻線2aの端子電圧(N₁/N₃)·Eと直流電源1の電圧Eとの和の値、即ち(N₁/N₃)·E+Eでクランプされる。

【0036】したがって、図4に示す実施の形態においても図1に示す実施の形態と同様に、トランジスタ3がオン状態からオフ状態となるときにトランジスタ3のコレクターエミッタ端子間の電圧が略0Vから徐々に上昇するので、トランジスタ3のターンオフ時に発生するコレクターエミッタ端子間の電圧上昇率が抑制され、ノイズやサージ電圧等を低減できる。したがって、図1に示す実施の形態と同様にトランジスタ3のターンオフ時に発生するノイズやサージ電圧等によりトランジスタ3が受ける電気的ストレスを低損失で低減することが可能となる。また、トランス2の3次巻線2cの電圧V₃が直流電源1の電圧Eを越えると、クランプ用ダイオード24が導通状態となり、第1及び第2のスナバ用コンデンサ14、15に電荷として蓄積されたトランス2の励磁インダクタンスのエネルギーと第1及び第2の回生用リアクトル18、21のエネルギーが電圧クランプ回路25を介して直流電源1に回生されるので、図1に示す実施の形態と同様にスナバ回路13での電力損失が発生せず、トランス絶縁型DC-DCコンバータの変換効率を向上することが可能となる。更に、図4に示す実施の形態では、エネルギー回生時にトランジスタ3のコレクターエミッタ端子間の電圧V_Qがトランス2の1次巻線2aの端子電圧

$(N_1/N_3) \cdot E$ と直流電源 1 の電圧 E との和の値、即ち $(N_1/N_3) \cdot E + E$ でクランプされるので、トランジスタ 3 のコレクターエミッタ端子間の電圧 V_0 を $(N_1/N_3) \cdot E + E$ に制限できる。このため、図 3 に示す実施の形態と同様に、トランジスタ 3 のコレクターエミッタ端子間に過大な電圧が印加されることを防止できる利点がある。

【0037】本発明の実施態様は前記の各実施の形態に限定されず、更に種々の変更が可能である。例えば、上記の各実施の形態の第1の回生回路 17 を構成する第1の回生用リアクトル 18 及び第1の回生用ダイオード 19 の接続順序は逆でも構わない。同様に、第2の回生回路 20 を構成する第2の回生用リアクトル 21 及び第2の回生用ダイオード 22 の接続順序を逆にすることも可能である。また、上記の各実施の形態ではスイッチング素子として通常の接合型バイポーラトランジスタを使用した形態を示したが、MOS-FET (MOS型電界効果トランジスタ)、J-FET (接合型電界効果トランジスタ)、IGBT (絶縁ゲート型バイポーラトランジスタ) 又はサイリスタ等の他のスイッチング素子も使用可能である。

【0038】

【発明の効果】本発明によれば、スイッチング素子のターンオフ時における両主端子間の電圧上昇率を低損失で抑制できるので、ノイズやサージ電圧等によりスイッチング素子が受ける電気的ストレスが少なく、低損失で信頼性の高いトランス絶縁型DC-DCコンバータの実現が可能となる。また、スイッチング素子がターンオンする前にトランスの励磁エネルギーが全て直流電源又は負荷側に回生されるので、スナバ回路での損失が発生せず、高い変換効率のトランス絶縁型DC-DCコンバータを得ることができる。更に、トランスの1次巻線及び2次巻線と磁気結合する3次巻線と、3次巻線と直列に接続されたクランプ用整流素子とを備えた電圧クランプ回路を整流平滑回路の出力端子又は直流電源に対して並列に接続した場合は、エネルギー回生時にスイッチング素子の

両主端子間の電圧が特定の値に制限されるので、スイッチング素子の両主端子間に過大な電圧が印加されず、スイッチング素子の破損事故を未然に防止できる利点がある。

【図面の簡単な説明】

【図1】 本発明の一実施の形態を示すトランス絶縁型DC-DCコンバータの電気回路図

【図2】 図1のトランス絶縁型DC-DCコンバータの変更実施の形態を示す電気回路図

【図3】 本発明の他の実施の形態を示すトランス絶縁型DC-DCコンバータの電気回路図

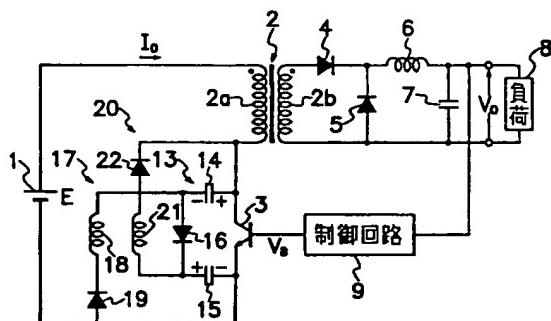
【図4】 本発明のもう一つの他の実施の形態を示すトランス絶縁型DC-DCコンバータの電気回路図

【図5】 従来のトランス絶縁型DC-DCコンバータを示す電気回路図

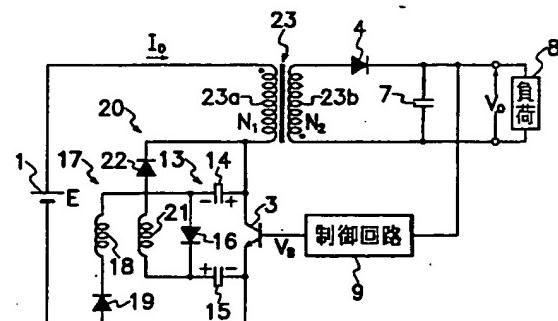
【符号の説明】

- 1 ··· 直流電源、 2 ··· トランス、 2a ··· 1次巻線、 2b ··· 2次巻線、 2c ··· 3次巻線、 3 ··· トランジスタ (スイッチング素子)、 4 ··· 整流用ダイオード (整流用整流素子)、 5 ··· 転流用ダイオード (転流用整流素子)、 6 ··· リアクトル、 7 ··· 平滑コンデンサ、 8 ··· 負荷、 9 ··· 制御回路、 10 ··· スナバ回路、 11 ··· スナバ用抵抗、 12 ··· スナバ用コンデンサ、 13 ··· スナバ回路、 14 ··· 第1のスナバ用コンデンサ、 15 ··· 第2のスナバ用コンデンサ、 16 ··· スナバ用ダイオード (スナバ用整流素子)、 17 ··· 第1の回生回路、 18 ··· 第1の回生用リアクトル (第1のエネルギー蓄積手段)、 19 ··· 第1の回生用ダイオード (第1の回生用整流素子)、 20 ··· 第2の回生回路、 21 ··· 第2の回生用リアクトル (第2のエネルギー蓄積手段)、 22 ··· 第2の回生用ダイオード (第2の回生用整流素子)、 23 ··· フライバックトランス、 23a ··· 1次巻線、 23b ··· 2次巻線、 24 ··· クランプ用ダイオード (クランプ用整流素子)、 25 ··· 電圧クランプ回路

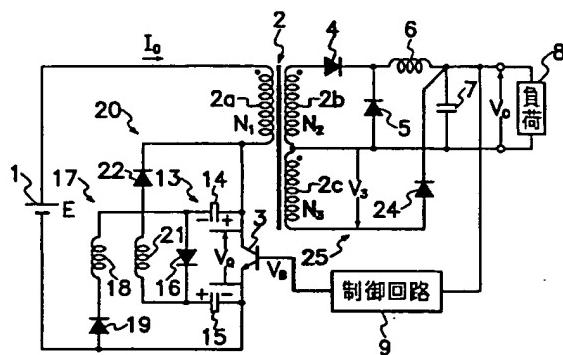
【図1】



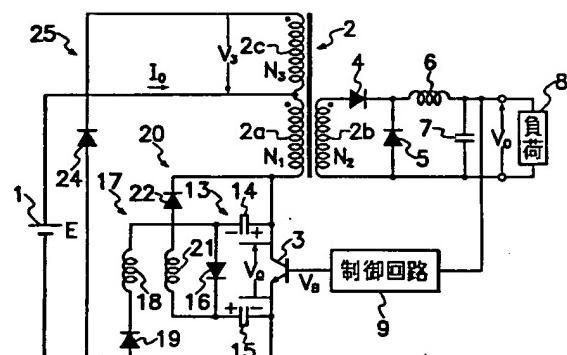
【図2】



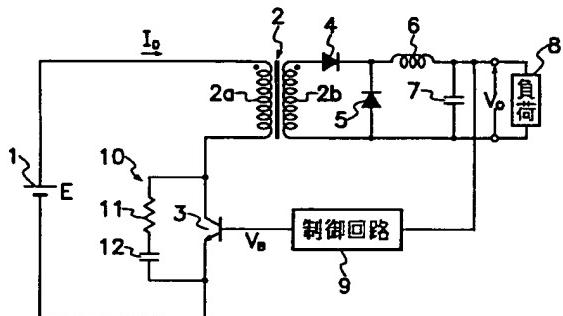
【図3】



【図4】



【図5】



フロントページの続き

Fターム(参考) 5G065 AA00 AA01 BA01 DA07 EA01
 GA06 GA07 HA04 JA01 LA01
 MA01 MA03 MA10 NA01 NA06
 NA07 NA09
 5H730 AA14 AA20 AS01 BB23 BB43
 DD02 DD26 DD42 DD43 EE02
 EE07 EE08 EE10 FD01 FG05
 XX04 XX12 XX26